(19) 世界知的所有権機関 国際事務局



(43) 国際公開日 2001 年3 月15 日 (15.03.2001)

PCT

(10) 国際公開番号 WO 01/19148 A1

(51) 国際特許分類7:

特願2000/230868 特願2000/230869 2000年7月31日(31.07.2000) 2000年7月31日(31.07.2000)

(21) 国際出願番号:

PCT/JP00/05970

特願2000/230870 2000年7

2000年7月31日(31.07.2000) JP 2000年7月31日(31.07.2000) JP

(22) 国際出願日:

.

H05K 3/46, H01G 4/008

2000年7月31日(31.07.2000)]

2000年9月1日(01.09.2000)

日本語

(71) 出願人 (米国を除く全ての指定国について): イビデン株式会社 (IBIDEN CO., LTD.) [JP/JP]; 〒503-0917 岐阜県大垣市神田町2丁目1番地 Gifu (JP).

(25) 国際出願の言語:(26) 国際公開の言語:

JP

日本語 (72) 発明者; および

(30) 優先権データ:

特願平11/248311 1999年9月2日(02.09.1999) JP 特願平11/369003

3 1999 年12 月27 日 (27.12.1999) JP

特願2000/221350 2000年7月21日(21.07.2000)

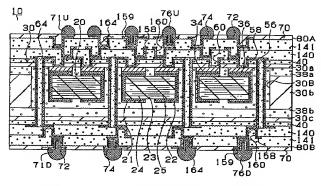
(75) 発明者/出願人 (米国についてのみ): 稲垣 靖 (INAGAKI, Yasushi) [JP/JP]. 浅井元雄 (ASAI, Motoo) [JP/JP]. 王 東冬 (WANG, Dongdong) [JP/NZ]. 矢橋 英郎 (YABASHI, Hideo) [JP/JP]. 白井誠二 (SHIRAI, Seiji) [JP/JP]; 〒501-0695 岐阜県揖斐郡揖斐川町北方1 丁目1番地イビデン株式会社 大垣北工場内 Gifu (JP).

[続葉有]

JP

(54) Title: PRINTED WIRING BOARD AND METHOD OF PRODUCING THE SAME

茂明の名称: プリント配線板及びその製造方法



(57) Abstract: Chip capacitors (20) are arranged in a core board (30) for a printed wiring board (10). This makes it possible to reduces the distance between an IC chip (90) and the chip capacitor (20) and to reduce the loop inductance. The core board (30), which is a lamination consisting of a first resin board (30a), a second resin board (30b), and a third resin board (30c), has a sufficient strength.

(57) 要約:

プリント配線板10のコア基板30内に、チップコンデンサ20を配設する。これにより、ICチップ90とチップコンデンサ20との距離が短くなり、ループインダクタンスを低減することが可能となる。第1樹脂基板30a、第2樹脂基板30b、第3樹脂基板30cを積層してなるので、コア基板30に十分な強度を得ることができる。

The first state that the first that the first that the state of the st

WO 01/19148 A1